

Fragen – Version 18. 2. 2015

- Einheiten: z.B. Ladung (Elementarladung $1.6e-19C$), Kapazität, Induktivität
- **Komplexe Impedanzen**
- $Z_C = 1/sC$ ($s = i \text{ Omega}$)
- $Z_L = sL$
- **Formeln:**
- Spannungsteiler $V_{out} = R_1/(R_1+R_2)V_{in}$
- Stromteiler
- Reihenschaltung $R_{eq} = R_1 + R_2$, $100 + 1 \sim 100$
- Parallelschaltung $R_{eq} = R_1R_2/(R_1+R_2)$, $100 \parallel 1 \sim 1$
- **Einige Größen und Formeln:**
- Platenkondensator $C = A \text{ Epsilon}/t$
- Thermische Spannung $U_T = kT/e = 25mV$ (Zimmertemperatur: 300K)
- Transkonduktanz in schwacher Inversion: $g_m = I/nU_T$
- Typische Schwellenspannung $V_{th} = 0.4V$
- Einige Akronyme: FET, MOS, CMOS, NMOS, PMOS, BJT

- **Grundlegende Schaltungen**
- **RC und CR Filter**
- RC: $V_{out} = V_{in}/(1+sRC)$
- CR: $V_{out} = V_{in} sC/(1+sRC)$
- Sprungantwort, $V_{out}(0+)$, $V_{out}(\infty)$, Tau (Zeitkonstante)
- **Schaltpläne:**
- Symbolische (generische) Schaltung mit Rückkopplung
- Invertierender Verstärker mit Widerständen und einem OpAmp
- Nichtinvertierender Verstärker mit Widerständen und einem OpAmp
- Gain-Stage (aka Spannungsverstärker/Common-Source/Sourceschaltung)
- Sourcefolger (aka Source-Follower)
- Stromspiegel
- Symmetrischer Differenzverstärker mit Widerständen
- Einfacher Operationsverstärker mit Stromspiegel
- An einem Beispiel: **Unterschied Kleinsignal – Großsignalschaltung:**
 - Konstante Stromquellen werden entfernt, Spannungsquellen Kurzgeschlossen
- An einem Beispiel: **Unterschied AC/DC Schaltung** C/L werden entfernt/kurzgeschlossen
 - Schaltung für sehr hohe Frequenz (C werden kurzgeschlossen)

Teil 1

- Generische Schaltung mit Gegenkopplung (Single-Ended-Variante, Differenz-Variante)
- **Formel für die Verstärkung mit Gegenkopplung:**
- $A_{fb} = (FF + A_{in} * A_{ol}) / (1 + \beta A_{ol})$
- FF – feed forward (Vorwärtsverstärkung)
- A_{in} – input network gain (Verstärkung im Eingangsnetz/Addierer)
- A_{ol} – open loop gain (Leerlaufverstärkung)
- β – feedback (Rückkopplung)
- βA_{ol} - Schleifenverstärkung
- **Beispiel Invertierender Verstärker mit einem Opamp**
- A_{fb} mithilfe von Formel für GK berechnen
 - Vorbereitung: Schnittpunkt finden
 - Testschaltungen zeichnen
 - Formeln für Spannungsteiler anwenden
 - Ergebnis: $A_{fb} \sim R_{fb}/R_{in}$
- **Dimensionierung von A_{ol} :**
- $R_{fb}/R_{in} = 100$, wir möchten $A_{fb} \sim 99$, wie groß soll A_{ol} sein?
- Oder alternativ: A_{ol} ist nur $\pm 50\%$ genau, wie groß soll etwa A_{ol} (Mittelwert) sein damit A_{fb} die Genauigkeit von $\pm 1\%$ hat. Annahme: Widerstände sind ideal

- **Gegenkopplung und Zeitkonstanten:**
- Annahmen:
- Leerlauf-Verstärkung mit einer Zeitkonstante: $A_{ol}(s) = A/(1+sT)$
- $A_{in} = 1$, $\beta \neq \beta(s)$, $\beta A \gg 1$
- Wie groß ist die Zeitkonstante mit Gegenkopplung (Antwort: $T_{fb} = T/\beta A$)
- In welchem Verhältnis stehen die Bandbreite und die Zeitkonstante: (Antwort: $B = 2\pi/T$)
- Wie groß ist die Verstärkung mit Gegenkopplung (A: $A_{fb} = 1/\beta$)
- Können Sie die Formeln herleiten?

- **Eigenschaften der GK (Gegenkopplung)**
- 1. Desensibilisierung von Verstärkung: $A_{fb} \neq f(A_{ol})$
- 2. Virtuelle Masse am Eingang
- 3. System wird schneller
- 4. Eingangs- und Ausgangsimpedanz ändern sich

- **Beispiel: Nichtinvertierender Verstärker**
- Verstärkung mit GK
- **Ain, Aol, Beta, FF = ...**
- $A_{fb} = \dots$
- Frage: Wie groß sind R_{inFB} und R_{outFB} ?
- Antwort:
- R_{inFB} groß: $R_{infb} \sim R_{in} * \text{Beta} A_{ol}$
- R_{out} klein: $R_{outfb} \sim R_{in} / \text{Beta} A_{ol}$
- Können Sie die Formeln herleiten?
- Testschaltungen für die Messung/Berechnung von R_{in}/R_{out}
- R_{infb} : Virtuelle Masse, $i_{in} \sim 0$, deshalb $R_{infb} \sim \text{unendlich}$
- R_{outfb} : GK regelt den Ausgang, deshalb $\Delta V_{out} = 0 \rightarrow R_{outfb} \sim 0$
- **Formel: $R_{fb} = R (1 - \text{Beta Asc}) / (1 - \text{Beta Aoc})$**

- **Beispiel: „Integrator“**
- Frage: welche Kapazität sieht der Eingangswiderstand
- Antwort: Millereffekt: $C_{eff} = C (1 + A)$
- Können Sie es herleiten?
- Annahme: Verstärker hat die Zeitkonstante T $A(s) = A/(1 + sT)$
- Welche zeitkonstanten hat der Integrator?
- Antwort: $T_1 = R_{in} C (1+A)$ (Millereffekt) und $T_2 = T/A$

- **Bode Plot und Stabilitätskriterium vom Nyquist:**
- Z.B. System zweiter Ordnung
- Bode Plot vom $\beta_A(s)$
- Amplitudenverlauf, Phasenverlauf
- $\beta_A = 50$
- $\omega_2 = 500\text{MHz}$
- Wie groß soll ungefähr ω_1 sein damit das System stabil ist (keine/kleine Überschinger im Sprungantwort hat)
- Antwort: Ungefähr: Phasenreserve bei $\beta_A(\omega_0) = 1$ (Crossover-Frequenz) = 45°
- $\rightarrow \omega_0 = \beta_A / \omega_1 = 500\text{MHz} \rightarrow \omega_1 = 10\text{MHz}$
- Wie verändert sich Stabilität wenn wir β_A erhöhen?
- Wenn wir ω_1 verkleinern/vergrößern?
- **Wenn wir $\omega_1 = 10$ und $\omega_2 = 500\text{MHz}$ haben, und wenn die Phasenreserve 60° beträgt, wie groß soll β_A sein?**

- **MOSFET**
- Skizzieren Sie die Silizium-Bereiche eines MOSFETS („von oben“, Querschnitt)
- NMOS
- N+, P+ („Diffusion“), P-Wanne, Poly-Elektrode
- Frage: Dicke von SiO₂-Isolierung (Feld-Oxid, Gate-Oxid)
- NMOS:
- Skizzieren Sie die Bereiche unterhalb der Gate-Elektrode: Gate-Oxid, Verarmungszone (Depleted-Region)
- Welche Ladung haben wir in der Verarmungszone? (A: Negative Ladung – Akzeptor Ionen)
- Beispiel:
- Wir schließen $V_{gs} \sim V_{th}$ (Masse am Source/Substratkontakt)
- Welche Potentiale haben wir im:
- Substrat; Antwort: -1V (weil Kontaktspannung Al \rightarrow P \sim 1V)
- Source/Drain; Antwort: 0V (Kontaktspannung Al \rightarrow N \sim 0V) (Vereinfachung!)
- Silizium-Silizium-Dioxid Grenze; Antwort: \sim 0V (weil keine Barriere zwischen Source und Drain)
- Gate; Antwort: \sim 0.5 = V_{th} : Kapazitiver Spannungsteiler $V_{th} = V_s (0V) + C_{dep}/C_{ox} 1V$
- $C_{dep} = dQ_{dep}/dV_{dep} = \epsilon_{Si}/t_{dep} \sim Q_{dep}/V_{dep}$
- $C_{ox} = \epsilon_{SiO_2}/t_{ox}$
- $C_{dep}/C_{ox} \sim 0.5$
- (Kapazitäten pro Fläche)

- Frage: Kanalladung/Fläche für $V_s = V_g = V_b$ (Substratkontakt) = 0 in starker Inversion ($V_{gs} > V_{th} + \text{einige } UT$)
- Antwort: $Q_{\text{kanal}} = f(V_{gs}, V_{th})$
- Antwort:
- $Q_{\text{kanal}} = C_{ox} (V_{gs} - V_{th})$
- **Ströme**
- Starke Inversion ($V_{gs} > V_{th} + \text{einige } UT$) und Linearbereich ($V_{ds} \text{ klein } \ll V_{gs} - V_{th}$)
- Strom: $I_{ds} = \mu C_{ox} W/L (V_{gs} - V_{th}) V_{ds}$
- (Herleitung)
- Skizzieren Sie den Kanalverlauf (in „x Richtung“ Source \rightarrow Drain) (Kanaldicke $\sim Q_{\text{kanal}}(x)$) für
- A) $V_{ds} \ll V_{gs}$
- B) $V_{ds} = V_{gs} - V_{th}$ ($V_{dssat} = V_{gs} - V_{th}$) (Sättigungsspannung, Gate Overdrive)
- C) $V_{ds} > V_{gs} - V_{th}$ (Sättigungsbereich)
- Sättigungsstrom für $V_{ds} = V_{gs} - V_{th}$?
- Antwort: $I_{dssat} = \frac{1}{2} \mu C_{ox} W/L (V_{gs} - V_{th})^2$

- NMOS - Eingangskennlinie und Ausgangskennlinie in Sättigung (kein R_{ds})
- Definition vom g_m (Graphisch auf der Eingangskennlinie)
- Sättigungsbedingung?
- Antwort: $V_{ds} > V_{dssat} = V_{gs} - V_{th}$, alternativ: $V_d > V_g - V_{th}$
- In Sättigung: $I_{ds} \neq V_{ds}$ ($I_{ds} \sim \text{konstant} = I_{dssat}$)
- **Formel I_{dssat}**
- Starke Inversion ($V_{gs} > V_{th} + \text{einige UT}$):
- $I_{dssat} = \frac{1}{2} \mu C_{ox} W/L (V_{gs} - V_{th})^2$
- Schwache Inversion ($V_{gs} < V_{th} + \text{einige UT}$):
- $I_{dssat} = \text{const } W/L \exp(V_{gs} - V_{th})/n UT$
- $N(\text{def}) = C_{dep}/C_{ox} + 1 \sim 1.5$
- G_m für schwache und starke Inversion als f von I_{ds}
- $G_m = \sqrt{2 * I * W/L * \mu C_{ox}}$ (starke Inv.)
- $G_m = I/nUT$ (schwache Inv.)
- $G_m = f(W/L)$ für I_{ds} konstant

- **Ausgangskennlinie** mit dem Early Effekt (r_{ds})
- $R_{ds} \sim E_{sat} L / I_{DSSAT}$
- Lange Transistoren – R_{ds} hoch – fast ideal
- **Substrateffekt:**
- Beispiel zwei Sourcefolger
- 1) $V_{out} = 0.5$, 2) $V_{out} = 1V$
- Im welchen Fall ist V_{th} größer
- Antwort: Im Fall 2)
- **Kapazitäten**
- Skizzieren Sie MOSFET Struktur (Querschnitt) und die Kapazitäten
- Wie groß ist C_{gs} in starker Inversion? (Antwort: $C_{ox} W^*L$), in schwacher Inversion? (Antwort: $C_{dep} W^*L$)

Teil 2

- **MOSFET Diode:**
- Schaltung – NMOS, lin, Vin (2 Varianten?)
- V-I Kennlinie
- Rin Kleinsignal-Widerstand ($1/g_m$)
- Impedanz: $Z_{in} = 1/g_m / (1 + sC/g_m)$
- **Stromspiegel**
- Schaltung
- Strom $I_{out} = f(I_{in})$ für $(W/L)_{out} = (W/L)_{in} * n$
- Stromverstärkung (n)?
- Übertragungsfunktion $I_{out}(s)$? ($\tau = (n+1)C_{gs}/g_m$)
- Ausgangskennlinie $I_{out} = f(V_{out})$?
- **Kaskode**
- $R_{in} = 1/g_{m_{casc}}$
- $R_{out} = r_{ds_{sig}} * r_{ds_{casc}} * g_{m_{casc}}$
- Wie kann man R_{out} berechnen? (Feedback Theorie)
- **Spannungsverstärker mit einem Widerstand als Last**
- Vin Vout Kennlinie, welche Bereiche haben wir? (Antwort: Tin sperrt, leitet in Sättigung, leitet im Linearbereich) (Für welche Vin, Vout treten die Bereiche auf?) Antworten: (Sperrt: $V_{in} < V_{th}$) (Linear: $V_{out} < V_{in} - V_{th}$)
- Wie sieht das Kleinsignalmodell aus?
- Wie groß ist die Spannungsverstärkung in Sättigung $A = -g_m * (R_{ds} || R_{load}) \sim -g_m * R_{load}$

- **Spannungsverstärker mit einer Stromquelle/Stromspiegel als Last**
- V_{in} V_{out} Kennlinie, welche Bereiche haben wir (T_{in} sperrt, T_{load} linear, T_{in} und T_{out} in Sättigung, T_{in} linear)
- In welchem Bereich ist die Spannungsverstärkung hoch?
- Wie sieht das Kleinsignalmodell in diesem Arbeitsbereich aus?
- Wie groß ist die Spannungsverstärkung? $A = -g_m * R_{out}$
- $R_{out} = r_{ds} || r_{dsload}$
- **Übertragungsfunktion $V_{out}(s)$ (mit C_{out}) ($\tau = C_{out} R_{out}$)**
- **Afb mit Beta**
- $\tau_{FB} = C_{out}/\beta g_m$
- Schaltplan: Invertierender Verstärker:
- Feedback mit R
- Feedback mit C
- Nachteil der Schaltung mit Widerständen – Arbeitspunkt V_{in} zu niedrig für $R_{in} \ll R_{out}$

- **Spannungsverstärker mit Stromquelle**
- Wie würden Sie den Eingangstransistoren **dimensionieren**?
- Ibias festlegen, $L_{\text{mos}} = m \cdot (3 \cdot) L_{\text{min}}$, $V_{\text{dssat}} = 100\text{mV}$, W wird gerechnet/simuliert
- Berechnen Sie typische Verstärkung?
- Antwort: Für schwache Inversion gilt: $g_m = I_{\text{ds}}/nU_t$ (1mSi)
- $R_{\text{ds}} \sim E_{\text{sat}} L / I_{\text{ds}}$ mit E_{sat} (NMOS) $\sim 2.4\text{V}$
- $A = - E_{\text{sat}} L / I_{\text{ds}} \cdot I_{\text{ds}}/nU_t = m \cdot L_{\text{min}} \cdot E_{\text{sat}}/nU_t \sim m \cdot 4 \sim 12$ ($L_{\text{min}} = 65\text{nm}$)
- Welche Nachteile hat der einfache Spannungsverstärker? (Antwort: Niedrige Verstärkung)

- **Verstärker mit Kaskode**
- Schaltung
- Wie groß ist ungefähr die Verstärkung?
- Antwort: $A = -g_m * R_{out}$
- $R_{out} = g_m r_{ds_load} || (g_{m_casc} * r_{ds_casc} * r_{ds})$
- AC-Übertragungsfunktion Vergleich (Bode Plots): Verstärker mit Kaskode, Verstärker ohne Kaskode
- **Gefaltete Kaskode - Schaltung**
- **DC Ströme?**
- **Maximale Signalamplitude am Ausgang?**
- **Stromspiegel mit Kaskode – zeichnen Sie die drei Schaltungen**

- **Symmetrischer Differenzverstärker** mit Widerständen (Widerstand als Bias-Element)
- Schaltung?
- Schaltungen für die Berechnung vom A_{diff} (Differenzverstärkung) und A_{cm} (Common Mode) (Gleichtaktverstärkung)
- Definition CMRR (Common Mode Rejection Ratio) (Gleichtaktunterdrückung)
- $A_{diff} = -g_m R_{load}$
- $A_{cm} = 0$
- **Operationsverstärker mit Widerständen (Ein Ausgang wird benutzt)**
- $A_{diff} = \frac{1}{2} g_m R_{load}$
- $A_{cm} = -g_m R_{load} / (1 + 2 g_m R)$
- **Ergebnis aus der Hilfsschaltung – der lineare Stromspannungswandler**
- Operationsverstärker mit Stromspiegel - Schaltung
- $A_{diff} = I_{out} R_{out} / V_{diff}$
- $I_{out} = g_m V_{diff}$
- **R_{out} (Erklären sie ungefähr wie man es rechnet)**
- $R_{out} = r_{ds} || r_{dsM}$
- $A_{cm} = 0$ (Warum?) (Stromspiegel)

- **AC Schaltung eines Spannungsverstärkers** mit Stromquelle
- Wie groß ist etwa die dominante Zeitkonstante? (A: $R_{out} C_{out}$)
- Welchen Effekt hat C_{dg} ?
- Antwort: Nullstelle C_{dg}/g_m
- Operationsverstärker mit Stromspiegel und mit C_{out} am Ausgang
- Wie groß ist etwa die dominante Zeitkonstante (A: $R_{out} C_{out}$)
- Welche Zeitkonstante hat der Stromspiegel (A: C_M/g_{mM})
- Operationsverstärker mit Stromspiegel, Schaltung, $R_{out} (r_{ds})$, Dynamikbereich ungefähr (A: $V_{outmax} = V_{DD} - V_{dssat}$, $V_{outmin} = V_{in} - V_{th}$)
- Operationsverstärker mit Direkter Kaskode, R_{out} (A: $r_{ds} * g_{m_casc} r_{ds_casc}$), Dynamikbereich ungefähr (A: klein)
- Symmetrischer Operationsverstärker, $R_{out} (r_{ds})$, Dynamikbereich ungefähr ($V_{outmax} = V_{DD} - V_{dssat}$, $V_{outmin} = V_{dssat}$)

- **Einstufiger Verstärker mit kapazitiver Gegenkopplung**
- Tfb $f(C_{out} G_m)$ ($T_{fb} = C_{out}/g_m$)
- Wie dimensioniert man die Schaltung für große C_{out} – alle Transistor- W_s werden vergrößert
- Welches Problem verursacht es – C_{in} wird zu groß, β klein, Schaltung langsamer.
- **Source Follower - Schaltung**
- $Z_{in} = C_{gs} / g_m r_{ds}$
- $R_{out} = 1/g_m$
- DC Pegel (V_{out} um $V_{th} + V_{dssat}$ niedriger/höher)
- **Zweistufiger Verstärker mit SF, Schaltung**
- $\beta A = g_{m1} R_{out1} \beta$
- Polstellen: $T_1 = C_{out1} R_{out1}$, $T_2 = C_{out}/g_{m2}$
- Crossover: $T_0 = C_{out1}/g_{m1}$
- Verstärker mit Common Source Stufe, Schaltung
- Vergleich mit Integrator/ $T_1 = R_{out1} C_{dg2} R_{out2} g_{m2}$; $T_2 = C_{out}/g_{m2}$
- Übertragungsfunktion
- Vergleich mit Common Source Bode Plot

- Skizzieren Sie Layout eines Transistors
- Skizzieren Sie die Dimensionen in Lambda
- Welche Layouts sind besser?
- Wie groß ist Sigma? Vs Fläche, Breite Länge